

LTspice® 24模擬工具： 優化、簡化電路模擬， 並加快模擬速度

LTspice是ADI旗下一款免費的SPICE類電子模擬軟體，整合了龐大且不斷增加的模型庫，此模型庫已超過30,000個，其中包括5,000個以上的ADI產品模型和示例電路。借助於模擬軟體的波形觀測器來擷取電路輸出並顯示模擬結果，便於工程師快速驗證電路設計及元件選型。LTspice 24於2024年初發表，相較於舊版本新增了較多功能，新增的FRA功能可以對非線性電路進行頻率響應分析，極其適用於優化開關模式DC-DC轉換器的迴路穩定性，同時模擬運行速度也得到了更進一步的提升。

LTspice 24新增及優化功能概述

LTspice 24已進行了全面升級，在性能方面取得了極大提升，使用者介面和使用者體驗得到了增強，整體外觀和佈局也進行了優化，使操作更加便捷。

模擬速度的提升：相較於之前版本，新版平均模擬時間縮短約20%，相當於速度提升約25%。處理模擬資料的方式進行了改善，提高了運行間的一致性。

整體外觀及感受：更新後的使用者介面具有更高的解析度，圖示更加清晰，游標更加直覺，狀態列更醒目，可協助使用者注意到之前容易忽略的實用資訊。

鍵盤快速鍵和動態備忘單：提供了更直覺的鍵盤快速鍵和動態備忘單，也具有恢復為舊版鍵盤快速鍵的編輯器選項。「help」功能表提供浮動備忘單，方便將其置於另一個顯示幕上或同一顯示幕的側邊。

4埠頻率響應分析儀探頭：便於繪製迴路任意部分的波特圖，可以對反相輸出穩壓器、回饋元件內建的電路及電流回饋訊號系統進行分析。

元件庫和應用資料：

- ▶ 不再有「標準」庫合併衝突，標準離散元件庫在更新時會被簡單地覆蓋；
- ▶ 可以增加用戶定義庫（user.dio、mos、cap、ind、bjt等），可以在選擇對話方塊和模擬中自訂離散裝置，預設情況下放置在Documents\LTspice中（可在設定中配置）
- ▶ 不要編輯%localappdata%\LTspice中安裝的ADI檔，提示阻止用戶在AppData中保存；要增加的協力廠商符號、庫和子電路需要放置在Documents\LTspice（在「設定」中可配置的目錄）中；
 - 僅限檔，不支援目錄層次結構
 - 可以將具有唯一名稱的分層目錄和檔增加到%localappdata%\LTspice

文件處理：建議將用戶檔放在“文檔/LTspice”目錄中，包括可選的用戶元件庫、user.dio、user.mos、預設繪圖定義、自訂符號、模型、子電路等以及協力廠商檔案，前提是這些檔案沒有目錄層次結構。LTspice安裝並覆蓋Windows應用資料檔案夾中的standard.dio和standard.mos等文件。

波形檢視器：能夠重新排列繪圖窗格、上下移動窗格，並在上方和下方增加繪圖窗格。提供了增加和清除游標的功能表項目，ESC鍵可以清除游標，可以使用方向鍵在圖表上平移。模擬過程中，可以啟用窗格之間的拖動軌跡，同時當波形檢視器正在渲染時支援縮放。

模擬控制：新的配置分析工具列按鈕和鍵盤快速鍵改良了配置分析對話方塊功能，該對話方塊能夠擷取原理圖上的所有模擬命令，包括注釋內的命令。可以自動注釋/取消注釋原理圖文本並使用shift和左鍵按一下在Spice指令與注釋之間切換。



元件參數編輯器：這是新增對話方塊，可以編輯和排序並瀏覽與元件相關的參數，具有恢復所有參數預設值的按鈕，並且可以透過指示鍵瀏覽analog.com。

元件選擇：優化後的佈局更加直覺簡潔，搜尋功能可以連結至analog.com。

操作：改善了日誌檔，會報告LTspice版本等更多相關資訊，記錄所有非預設模擬選項（公差等），同時也刪除了不相關的SIM統計資訊，進一步簡化FRA日誌資訊。

FRA對話方塊設定

LTspice的FRA(Frequency Response Analysis)頻率響應分析是一種專門的瞬態模擬工具，適用於無法透過典型交流小訊號分析的非線性系統，比如開關電源和控制迴路的設計及分析。FRA分析就是將FRA元件也就是頻率響應分析儀插入迴路，透過注入一系列測試訊號到閉迴路系統中，利用FRA分析擷取增益和相位與頻率的關係並創建波特圖進行分析。簡而言之，FRA元件和指令可用於提供測試訊號和分析。

FRA功能的基本使用步驟包括增加FRA元件，配置元件和增加分析指令。配置參數時是需要瞭解電路達到穩定狀態所需的啟動時間、特定電路的目標頻率、以及充分利用此分析所需的激勵訊號幅度。

LTspice FRA設定

右擊頻率響應分析儀後顯示圖1設定對話方塊，透過此對話方塊進行控制分析參數的設定。對話方塊由上而下分別代表：增益/相位波特圖或輸出阻抗分析的選擇、頻率設定、控制激勵訊號幅度的設定、應用激勵的施加時間控制及期間和模擬所需時間的指示。完成所有參數設定後則會計算出模擬花費的時間。參數設定不同，模擬時間也不相同。

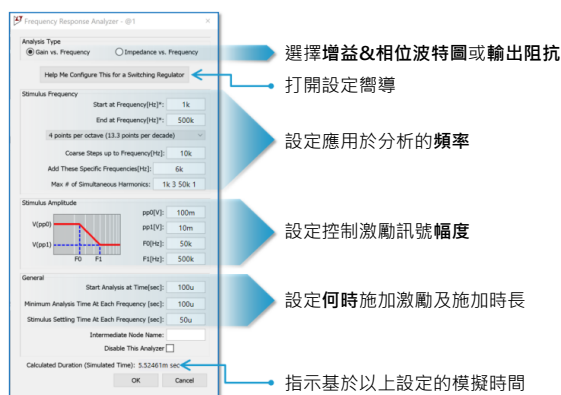


圖1. FRA設定對話方塊

1. 頻率設定：

- (1) 激勵頻率框中指定最低頻率、起始頻率和結束頻率（最高頻率），圖2展現了設定值和波形關係。LTspice首先以最高頻率進行掃描，若分析過程取消也可獲得最多數據點。對話方塊是以倍頻程指定解析度，以便於LTspice應用共振諧波進行加速模擬。
- (2) 激勵頻率部分可以設定最高步驟頻率，此值基本上限制了較低頻率下的掃描解析度，圖2以6KHz為例，6KHz以下每倍頻程有一個數據點，6KHz以上每倍頻程有4個點。示例中指定的單個頻率為50KHz，除了掃描中的頻率外，並進行了50KHz分析。指定LTspice應用的最大諧波數的預設值是1。模擬時可以同時施加多個頻率激勵，隨著應用激勵的增多，LTspice將降低幅度以避免非線性問題，但這會導致精準度降低，這是速度和精準度間的權衡，數字越大，失真越敏感，但模擬速度也會越快。

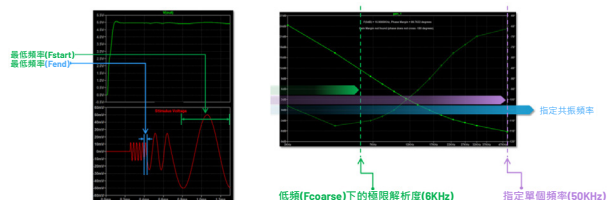


圖2. 頻率設定示例

2. 控制激勵訊號幅值設定：圖3示例了低頻和高頻下的幅值。訊號幅值夠大的話，即使除以增益，LTspice也能進行解析；訊號夠小的話可以避免引起非線性操作，例如限制誤差增加，使得訊號在整個頻率範圍內不超出安全邊界。頻率較低時，增益往往較高，這通常會支援更多訊號、更多激勵；頻率較高時，增益往往較低，支援較少的激勵以避免非線性操作。

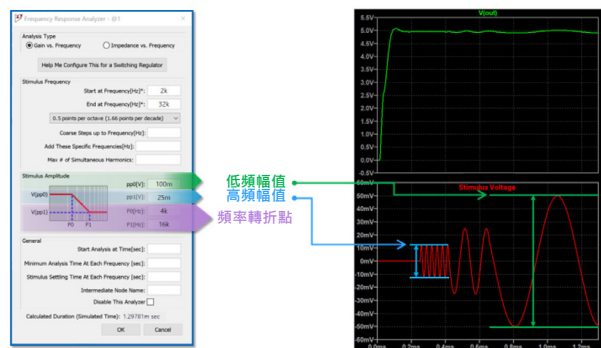


圖3. 幅值示例

3. 「通用」對話方塊設定

- (1) 延遲：開始執行頻率響應分析之前LTspice將要等待的延遲，期望此時間夠長以使電路達到穩定狀態。
- (2) 平均時間：可以平均掉開關雜訊， $(100 \div f_{sw})$ 是較好的起點值。
- (3) 建立時間：每次應用新激勵後將要等待的時間，軟體會丟棄開始分析前等待時間的這段資料。通常 $(2 \div f_{0dB})$ 的值足以讓電路穩定下來。

圖4示意了這些參數在波形上的實際物理意義。

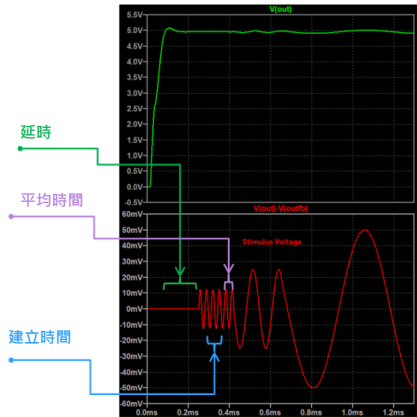


圖4. 通用對話方塊波形示意

FRA分析示例及步驟

如何充分利用LTspice FRA工具進行電路分析，步驟大致包含：準備電路、將FRA元件插入迴路、初值設定及運行、檢查瞬態波形、查看波特圖分析、優化激勵、擴展到更多頻率的分析。此章節最後列出了加快分析速度的方法。

1. 準備電路

將探針放置於需要查看波形的位址，透過模擬圖形觀察電路的基本時域啟動行為。圖5所示將探針分別至於電路的開關節點、電感電流和輸出電壓處，模擬波形如右所示。示例的LT8609S是一款常見的降壓穩壓器，不具有外部補償，因此波形中無需查看控制電壓。

一般而言，期望模擬電路具有較快的模擬速度，而提升模擬速度的有效方法是減少電路啟動時間。降低啟動的時間可以透過降低軟啟動電容、增加初始條件或嘗試更改一些設定實現，如TRTOL，圖5綠色部分示例了這些方法。

完成設定後啟動電路，左邊顯示了Vsw、Vout、Iout三個模擬波形，Vout為5V，fsw（開關頻率）為2MHz。

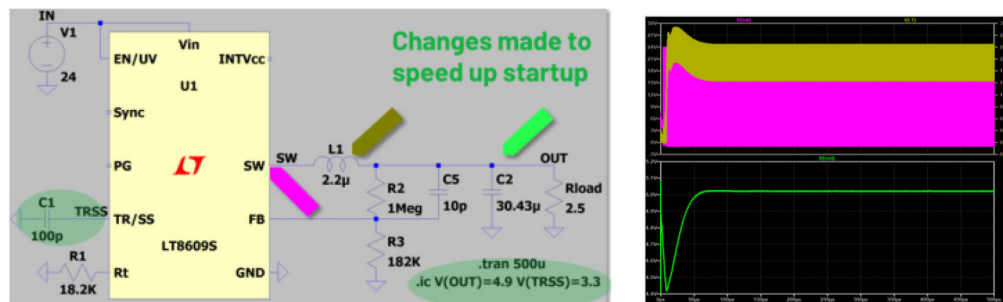


圖5. FRA電路準備及模擬圖示例

2. FRA裝置的放置

頻率響應分析的前提是將FRA設備插入迴路，遵循的放置標準是希望該元件能中斷所有回饋路徑。元件必須從較低阻抗指向較高阻抗，較低阻抗用平坦邊表示，較高阻抗用尖銳邊表示。

圖6示例說明了兩種放置方法，左邊是錯誤的方法，右邊是正確的方法。左邊電路將FRA裝置插入到輸出和回饋分壓器之間，但

C5前饋電容在FRA裝置周圍創建了FB接腳路徑。右邊正確的方法是FRA裝置中斷了回饋分壓器和前饋電容。

電路迴路可以在多個位置斷開，因此需要工程設計來確定合適的斷開位置，模擬人員可以嘗試多個位置並比較結果。常見的錯誤放置是在輸出和回饋分壓器之間或回饋分壓器和FB引腳之間。嘗試多個位置放置時，需要根據迴路中該點的訊號位準來調整激勵訊號幅度。

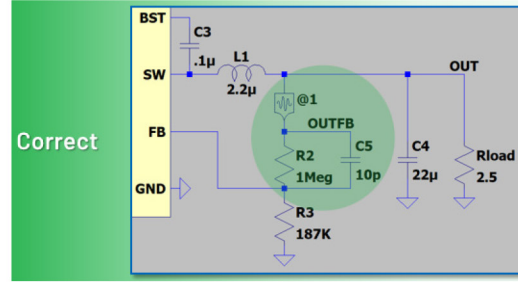
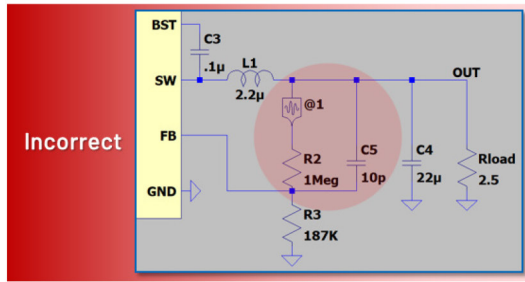
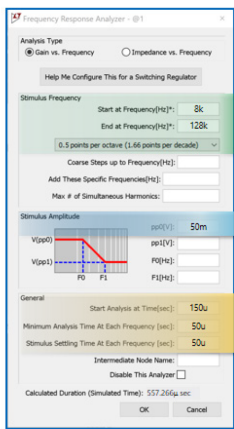


圖6. FRA放置 (不正確VS正確)

3. FRA初始值設定

圖7是初始值設定的若干指導建議，如下所示：

- 設定兩到三個頻率：**若瞭解迴路頻寬，可嘗試起始頻率 $F_{start} = f_{0dB} \div 8$ ，結束頻率 $F_{end} = 2 * f_{0dB}$ ；若不瞭解迴路頻寬，則 $F_{start} = f_{sw} \div 160$ ， $F_{end} = f_{sw} \div 10$ ；將解析度設定為每倍頻程半個點。之所以如此設定，是因為起始頻率和結束頻率之間相差16倍，指定解析度為每倍頻程半個點，各頻率之間相差4倍，正好應用三個頻率。
- pp0 = 共模電壓的1%或2%，**對於激勵訊號幅度， V_{pp0} 從共模電壓的1%或2%開始，本例中的 V_{pp0} 則是50mV。
- 建立時間和平均時間：**某些類型的元件如恆定頻率元件，往往能比非恆定頻率元件容忍更多激勵，如恆定導通時間、邊界模式等，因此務必留出充足的建立時間和平均時間。根據初始瞬態期間的模擬記錄，150us的時間足以使系統達到穩定狀態，但對於最短分析時間和激勵建立時間將是50us，也就是100個開關週期。
- 增加指令：**原理圖中增加.FRA模擬指令。



起始於2~3個頻率

pp0 = (1%~2%)*共模電壓

• 運行足夠的設定時間和平均時間

原理圖中增加 .fra

圖7. 初始值設定指導

4. 波形分析

點擊運行按鈕，分析完成後將彈出時域圖形視窗和波特圖視窗，圖8時域波形顯示了輸出電壓，兩個埠壓差和電感電流。為了直覺瞭解具有外部補償的控制電壓的形狀，此處選擇了具有外部補償的3833元件。

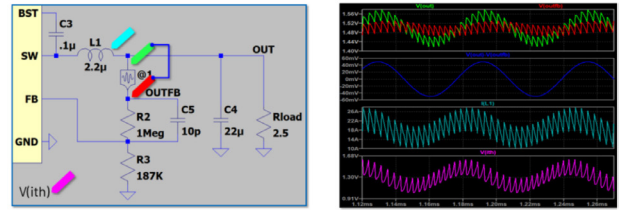


圖8. FRA波形分析

理想情況下，波形是明顯且對稱的正弦模式，波形也不會被開關雜訊所淹沒，如圖9右邊部分所示。但若出現圖9左邊的非線性現象和明顯失真，則表示激勵訊號幅度太大，當適當減少激勵時便出現右邊期望的正弦曲線波形。通常是透過調整激勵訊號幅度來獲得滿意的時域波形。

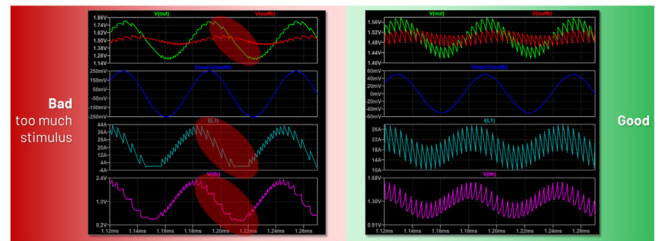


圖9. FRA波形示例 (好VS壞)

5. 波特圖分析

頻率為0dB的點被稱為交越頻率，以 F_{0dB} 表示，按照經驗值設定起始頻率 F_{start} 和結束頻率 F_{end} 初始值，一般以 $F_{start} = f_{0dB} \div 8$ ， $F_{end} = 2 * f_{0dB}$ 進行設定，然後再逐步調整。圖10示例的交越頻率 $F_{0dB}=82.1477\text{KHz}$ ，相位餘裕 $\text{Phase Margin}=61.1331\text{degrees}$ 。

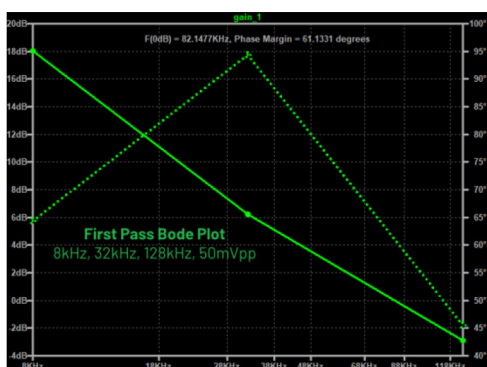


圖10. 波特圖示例

6. 模擬幅度

通常只使用3個頻率確定的交越頻率不太精準，解決方法是更加精準地指定激勵訊號幅度。低頻時低頻增益更高，因此需要更多訊號；較高頻率時通常需要更少的訊號以避免使電路進入非線性操作。

適當的參數設定指導建議為：

$$pp0 = VCM \div (25 \sim 50)$$

$$pp1 = pp0 \div 4$$

$$F0 = f0dB \div 4$$

$$F1 = f0dB$$

其中：VCM：共模電壓；f0dB：交越頻率；F0：低頻轉捩點；F1：高頻轉捩點

對於激勵訊號幅度，需要不斷的優化和反覆運算，可以嘗試將其提高至共模電壓的5%至10%，若出現明顯的非線性則降低幅度。一般來說希望獲得盡可能多的激勵而不受非線性的影響，若增加激勵但在波形中看不到明顯正弦激勵的方法之一，就是增加TAVG最小參數，也就是增加每個頻率的最短分析時間，大約1000個開關週期。此概念類似於類比數位轉換器中增加採樣時間來提高訊號雜訊比而無需增加訊號幅度。相較於增益圖，相點陣圖往往對誤差更敏感，需要調整這些並重新運行FRA，直至對瞬態圖和波特圖滿意。

7. 增加更多頻率

對初始頻率及時域和頻功能變數結果滿意後，可以在分析中增加更多頻率，一般按照如下建議設定：

起始頻率： $F_{start} = f0dB \div (10 \sim 50)$ ，通常 $F_{start} = f0dB \div (10 \sim 20)$ 已足夠。Fstart越低，模擬時間就越長，1kHz的激勵頻率需要1ms的分析時間。

$$結束頻率：F_{end} = (2 \sim 10) * f0dB$$

$$大步進頻率：F_{coarse} = 2 * F_{start}$$

8. 加速FRA的方法

使用優化後的激勵和附加頻率進行分析時，可能會選擇加速FRA來得到令人滿意的FRA波特圖，通常會有如下加速FRA的方法：

- 外部元件：不同輸出電容或不同補償元件的值可以加快分析運行速度；
- 提高大步進頻率，也就是網表中的Fcoarse參數， $F_{coarse} = (2 \sim 3) * F_{start}$ ；
- 增加共振諧波的最大數量，網表中被稱為Nmax，預設值為1，將此值設定為2~4有助於提升模擬時間，但這也會提高失真敏感度。增加Nmax時，需要將波特圖與初始黃金波特圖進行比較；
- 幅度調整，稍微降低幅度有助於解決失真問題。SPICE日誌指明了在什麼時間應用了哪些諧波，如此就可以看到哪些頻率是同時應用的；
- 縮短最短分析時間，若開關漣波相對激勵而言非常小，那麼需要的平均值通常也較少，50或100個開關週期可能就已足夠。模擬中成本最高的部分是最低頻率，因此不建議將該時間縮短到奈秒級；
- 縮短建立時間，建立時間發生在各激勵塊之間，建立時間縮短為 $(1 \sim 2) \div f0dB$ ；

以上方法有助於瞭解對話方塊中設定參數對模擬產生的影響，協助模擬人員優化設定而快速獲得模擬波形。使用FRA時也需要注意硬體電路的細微差別也可能會對結果產生很大影響：輸出電容的有效電容隨直流偏置而變化，漣波幅度和溫度也會對有效電容產生巨大影響，電容的ESR和ESL的微小變動和補償點上的寄生電容等因素也會對迴路動態造成顯著影響。

FRA探頭

FRA探頭和示波器探頭一樣僅用於監控，需要與FRA設備結合使用以控制激勵。將FRA探頭增加到LTspice 24中以便識別FRA模擬中用於增益分析的節點。所有埠均為輸入端，電容為零且輸入阻抗無限大。0埠雖然看起來像輸出端，但實際上是該模組的輸入端。

LTspice的作用是分析 $V(0+, 0-) / V(1+, 1-)$ 如此複雜的增益，0是迴路輸出端，1是迴路輸入端。這個複雜的增益和相位保存在頻域原始檔中，並且可在波特圖窗口中繪製。當然，探頭沒有配置參數，因為激勵是由頻率響應分析儀設備所控制的。

1. 反相輸出穩壓器的分析

圖11示例了使用FRA探頭測量反相輸出穩壓器的迴路響應，圖中LT8609配置為-5V輸出。FRA激勵設備插入迴路，位於接地和回饋分壓器之間，1+和0+埠連接到迴路的輸出端，輸入端連接至負輸出。由於FRA設備的一端接地，這使得LTspice執行相對於負輸出軌的分析，當檢測到激勵設備的一個埠接地，無法在該節點測量任何訊號，因此會自動尋找探頭來繪製探頭增益。

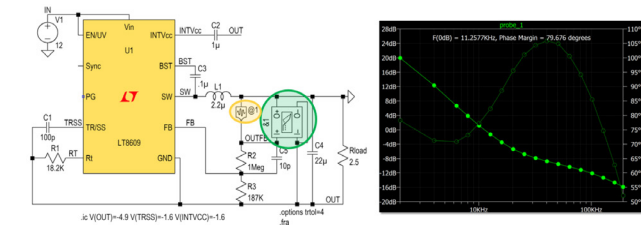


圖11. 反相輸出穩壓器使用示例

2. 回饋元件內建模組

ADI的一些uModule回饋元件置於晶片內部，僅有回饋分壓器電阻和前饋電容連接至輸出端，外部連接相當簡單，LTM8074便是如此的一款uModule，內部元件及外部連接如圖12所示。此電路無法斷開和分析uModule之外的迴路，但可以透過圖13所示的方法來進行分析，嘗試將這些元件複製於外部，透過此技術對uModule的迴路進行分析。

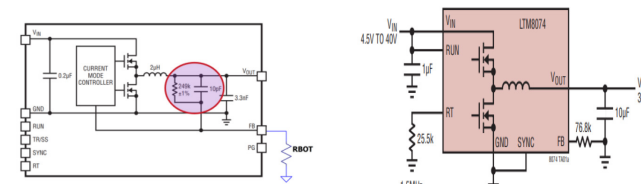


圖12. 回饋元件內建框圖及應用電路示例

圖13模擬模型中放置R2和C2，此為LTM8074內部回饋的等效元件，R7是R1的等效元件。迴路的主回饋分壓器R1處透過串聯FRA裝置來激勵主迴路。

進行FRA分析時將探頭的0+埠連接至副回饋分壓器，1+埠連接至主回饋分壓器，負極接地。當激勵運行時，LTspice可以檢測到分析儀的一端接地而再次尋找探頭，進而自動繪製探頭增益並注釋相位餘裕和交越頻率。

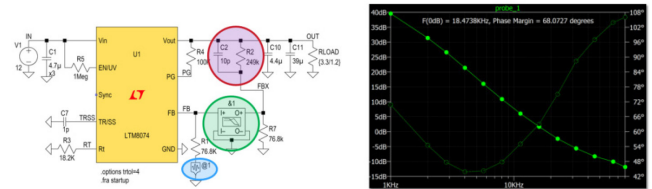


圖13. 回饋元件內建示例

3. 電流回饋訊號系統

使用FRA探頭可以對電流回饋系統迴路進行分析，如圖14所示。LT3763是一款發光二極體驅動器，可透過檢測連接至正極和負極的差分電壓來調節R9上的電流。

圖14示例使用了&1、&vc、&mod三個探頭，而&mod的增益與&vc相乘則相當於波特圖中的完整迴路增益。

探頭&1：對檢測電阻R9兩端的全迴路進行差分分析，連接探頭後本質上是對檢測負極接腳進行分析；

探頭&vc：對電流檢測輸入端到補償點這一段的增益分析；

探頭&mod：補償點到電流檢測電阻的增益分析，這基本上是系統的動力裝置或調變器增益。

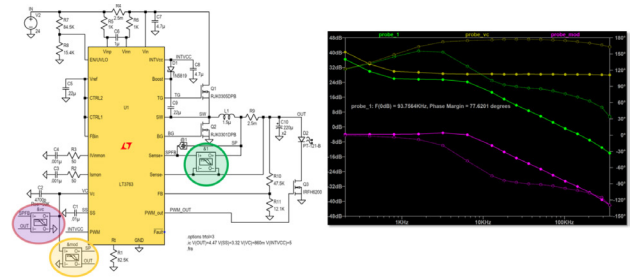


圖14. 電流回饋訊號系統示例

採樣回饋

對於採樣回饋系統，雖然棘手但ADI工程師提供了完美解決方案。**LT3748**是一款採用採樣回饋的非光學隔離返馳式轉換器，開關導通時透過LTspice採樣保持裝置對回饋點採樣並透過FRA連續時間訊號進行分析。圖15示例了非光學隔離返馳式轉換器採樣回饋，若要瞭解更多，可點擊「說明」功能表、「打開示例」功能表項目並導航至「教育/FRA」資料夾即可。

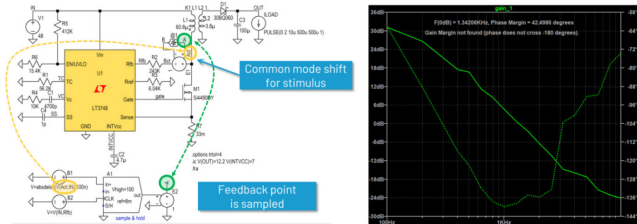


圖15. 非光學隔離返馳式轉換器採樣回饋示例

結語

LTspice使用者的需求各不相同，有些需用於電源和訊號鏈的設計，有些則是用於物理系統建模，也有些是用於電子教學目的。不論何種原因，ADI官方詳盡的指導資料都可協助各方使用者快速上手。若想獲得更多LTspice資料，可以登入頁面<https://analog.com/ltspice>下載LTspice並尋找其他有用資源；或瀏覽ADI線上技術支援社群<https://ez.analog.com/r?5>，可獲得有效資訊。



Analog Devices Taiwan YouTube頻道與您分享先進類比技術發展與產業趨勢，並提供包括教學影片與電路設計開發、實驗解說演示等教程，帶您深入淺出掌握技術脈動，以及應用與發展趨勢。



Analog Devices Taiwan LinkedIn專頁為您提供最新產業趨勢觀察，以及半導體市場與類比技術新知，並第一手分享ADI最新企業活動、展會訊息、新品解決方案，以及職涯發展與菁英招募訊息。



Analog Devices Taiwan Facebook粉絲專頁為您提供最新產業趨勢及類比技術發展，同時第一手分享ADI最新企業活動、展會訊息及新品解決方案，豐富的客戶成功案例並能帶您深入了解最新技術應用。